

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 06148264 A

(43) Date of publication of application: 27.05.94

(51) Int. Cl

G01R 31/26

(21) Application number: 04294134

(71) Applicant: MATSUSHITA ELECTRON CORP

(22) Date of filing: 02.11.92

(72) Inventor: NAKAYAMA YOSHITERU

(54) MEASURING METHOD FOR LEAKAGE CURRENT

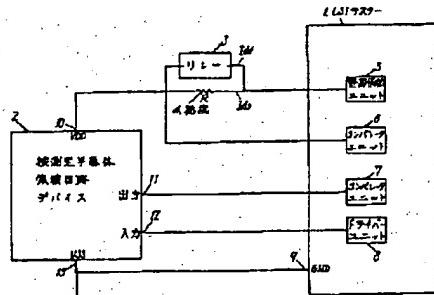
(57) Abstract:

PURPOSE: To determine accepted or rejected products by a method wherein a resistance and a relay are connected in series to a power source terminal and a comparator and voltage drops by the product of a leak current and the resistance are compared to measure the leak current.

CONSTITUTION: A relay 3 is turned ON to set and apply a desired voltage to a power source supply unit 5 and a time-sharing pattern is inputted into an input terminal 12 of a semiconductor IC device 2 to be measured with a driver 8. At the same time, the internal condition is outputted in time division at an output terminal 11 to complete the internal setting for the measurement of a leakage current of a static power source comparing the results. A voltage drop attributed to an operation power source current I_{dd} flowing through the relay 3 during the setting is almost zero and the voltage at a power source terminal 10 gives a set applied voltage of a unit 5, so that sufficient supply of the power source becomes possible to enable the realization of a normal internal setting. When the internal setting is completed and a static state enters, with the turning OFF of the relay 3, a static power source leakage current I_{ds} of the

device 2 flows through a resistance 4 to generate a voltage drop $R_x I_{ds}$. The drop voltages thus obtained are compared 6 to judge acceptable or rejected products.

COPYRIGHT: (C)1994,JPO&Japio



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-148264

(43) 公開日 平成6年(1994)5月27日

(51) Int.Cl.⁵

G 01 R 31/26

識別記号 庁内整理番号

G 9214-2G

F.I.

技術表示箇所

審査請求 未請求 請求項の数1(全4頁)

(21) 出願番号

特願平4-294134

(22) 出願日

平成4年(1992)11月2日

(71) 出願人 000005843

松下電子工業株式会社

大阪府高槻市幸町1番1号

(72) 発明者 中山 巧輝

大阪府門真市大字門真1006番地 松下電子
工業株式会社内

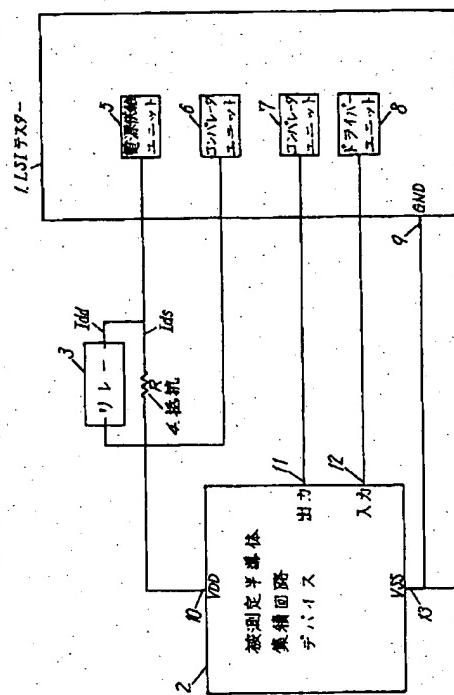
(74) 代理人 弁理士 小鍛治 明 (外2名)

(54) 【発明の名称】 リーク電流の測定方法

(57) 【要約】

【目的】 内部設定のために大きな電源電流容量を必要とする半導体デバイスの静止電源リーク電流の測定方法を提供すること。

【構成】 電源供給ユニットと半導体デバイスの電源端子との間に抵抗とリレーを並列に接続し、IR積による電圧をコンバレータで比較することによってリーク電流を測定する。



1

2

【特許請求の範囲】

【請求項1】LSIテスターの電源供給ユニットから並列に接続された抵抗とリレーを直列に被半導体集積回路デバイスの電源端子およびLSIテスターのコンパレータに接続され、静止電源リーク電流と本抵抗との積による電圧降下をコンパレータによって電圧比較を行うことを特徴とするリーク電流の測定方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体集積回路デバイス等のリーク電流の測定方法に関するものである。10

【0002】

【従来の技術】図2は従来の半導体集積回路デバイスの静止電源リーク電流の測定方法の構成を示す図である。

【0003】図2に示すように、従来の測定方法は、被測定半導体集積回路デバイス21の電源端子VDDがLSIテスター22の電流測定回路のDCユニット23と電源供給ユニット24にリレー25を通じて接続され、さらに被測定半導体集積回路デバイス21の入力端子はLSIテスター22のドライバユニット26に、また被測定半導体集積回路デバイス21の出力端子はLSIテスター22のコンパレータユニット27に接続される。20

【0004】このように構成された従来の静止電源リークの測定方法について説明する。被測定半導体集積回路デバイス21の静止電源リーク電流の測定を行うためには、先ずLSIテスター22のリレー25をDCユニット23側に接続し、LSIテスター22のドライバユニット26より被測定半導体集積回路デバイス21の入力端子にDCユニット23による印加電圧と同一レベルの電圧またはGNDレベルの電圧を印加し静止電源リーク電流の測定を行う。

【0005】また、被測定半導体集積回路デバイス21の内部回路の構成上、内部状態の設定が必要となる場合はLSIテスター22のドライバユニット26より、あらかじめ時間分割した内部設定入力情報をパターン化しスタートさせる。

【0006】スタート後の被測定半導体集積回路デバイス21の出力端子の出力情報をLSIテスター22のコンパレータユニット27により、あらかじめ時間分割した内部設定出力情報パターンとを比較しながら正常に動作しているかをチェックし内部状態の設定を終了する。その時点でDCユニットにより静止電源リーク電流の測定を行う。

【0007】

【発明が解決しようとする課題】しかしながら、上記従来の構成において、被測定半導体集積回路デバイス21の内部回路の設定が必要な場合は、内部設定用のパターンを動作させる必要があり、そのときの被測定半導体集積回路デバイス21の電源供給電源となるのは、LSI

50

テスター22のDCユニット23による印加電圧となる。

【0008】LSIテスター22のDCユニット23は被測定電流の大きさによって種々の測定レンジを備えているが、静止電源リーク電流といった微少電流を測定する場合はその値に近いレンジが最適であり、大きなレンジで測定すると精度が劣ってしまい正確な測定は不可能である。

【0009】その結果、微少電流を測定するために小さな測定レンジで内部設定用のパターンを動作させると被測定半導体集積回路デバイス21の動作電源電流となり、大きな電流が流れてしまって、正常に内部設定が行われず、リーク電流を測定することが困難であるという問題があった。

【0010】この発明の目的は、上記従来の問題点を解決するものであり、内部設定のために大きな電源電流容量を必要とする被測定半導体集積回路デバイス等のリーク電流の測定方法を提供することである。

【0011】

【課題を解決するための手段】この発明の測定方法は、LSIテスターの電源供給ユニットから並列に接続された抵抗とリレーを直列に被測定半導体集積回路デバイスの電源端子およびLSIテスターのコンパレータに接続することによって、被測定半導体集積回路デバイスのリーク電流を測定するものである。

【0012】

【作用】この発明の構成によれば、リーク電流と抵抗との積による電圧降下をコンパレータによって、電圧比較を行うことでリーク電流を測定し、良品か不良品かを決定することができる。

【0013】

【実施例】以下、この発明の一実施例について図面を参照しながら説明する。

【0014】図1は、この発明の一実施例の静止電源リーク電流の測定方法を示す構成図である。

【0015】図1において、1はLSIテスター、2は被測定半導体集積回路デバイス、3はリレー、4は抵抗を示す。またLSIテスター内部の5は電源供給ユニット、6と7はコンパレータ、8はドライバー、9はGNDを示す。また、被測定半導体集積回路デバイス2の10は電源端子、11は出力端子、12は入力端子、13はGND端子を示す。

【0016】以下、このように構成した静止電源リーク電流の測定方法について説明する。先ず、リレー3をオンにし、次にLSIテスター1の電源供給ユニット5を目的の印加電圧に設定し印加する。ここで電源供給ユニット5は大きな電流供給ができるものである。次にLSIテスター1のドライバー8によって時分割パターンを被測定半導体集積回路デバイス2の入力端子12に入力すると、それと同時に出力端子11に内部状態が時分割

3

に出力される。この出力がLSIテスター1のコンパレータ2によって比較されながら静止電源リーク電流測定のための内部設定が完了する。

【0017】この設定時に流れる動作電源電流 I_{dd} はリレー3に流れるためこれによる電圧降下はほぼ零である。従って、被測定半導体集積回路デバイス2の電源端子10にかかる電圧はLSIテスター1の電源供給ユニット5の設定印加電圧となり、十分に電源供給が可能となり正常な内部設定が実現できる。

【0018】次に、正常に内部設定が完了し静止状態に入った時点でのリレー3をオフにする。

【0019】リレー3をオフすると被測定半導体集積回路デバイス2の静止電源リーク電流 I_{ds} は抵抗4を流れ、電圧降下 $R \times I_{ds}$ を発生する。この電圧降下はLSIテスター1のコンパレータ1によって比較され、良品か不良品かの判定をすることができるものである。

10

4

【0020】

【発明の効果】この発明の測定方法によれば、被測定デバイスの電源端子に直列に接続された抵抗に流れるリーク電流と抵抗との積による電圧降下をコンパレータによって、電圧比較を行うことで良品か不良品かが決定される測定方法を実現することができる。

【図面の簡単な説明】

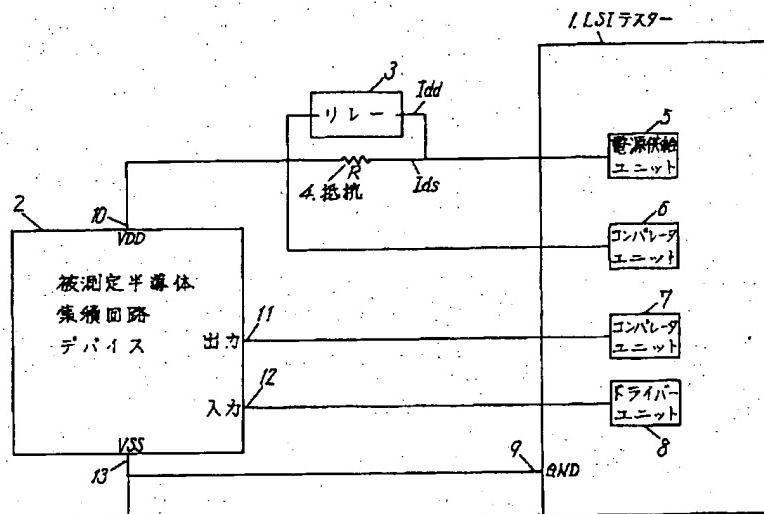
【図1】この発明の一実施例の静止電源リーク電流の測定方法の構成を示す図

【図2】従来の静止電源リーク電流の測定方法の構成を示す図

【符号の説明】

- 1 LSIテスター
- 2 被測定半導体集積回路デバイス
- 3 リレー
- 4 抵抗

【図1】



【図2】

